



PUMA67 Pinout

EEPROM

Summary

One of the key features of the PUMA (Pinned Uncommitted Memory Array) product range is its well defined upgrade path.

Pin Definition

Assuming the relevant address lines are routed on the system board, upgrade may be achieved simply by removing a device and replacing it with the next generation part.

The PUMA67 pinout standard was established in 1991 with a guarantee the pinout standard would not be changed in any way.

The following table defines the pins :

Pin	67E 4000	67E 4000A	67E 4000B
1	GND	GND	GND
2	/CS3	/CS3	/CS3
3	A5	A5	A5
4	A4	A4	A4
5	A3	A3	A3
6	A2	A2	A2
7	A1	A1	A1
8	A0	A0	A0
9	NC	NC	NC
10	D0	D0	D0
11	D1	D1	D1
12	D2	D2	D2

Pin	67S 4000	67S 4000A	67S 4000B
13	D3	D3	D3
14	D4	D4	D4
15	D5	D5	D5
16	D6	D6	D6
17	D7	D7	D7
18	GND	GND	GND
19	D8	D8	D8
20	D9	D9	D9
21	D10	D10	D10
22	D11	D11	D11
23	D12	D12	D12
24	D13	D13	D13
25	D14	D14	D14
26	D15	D15	D15
27	VCC	VCC	VCC
28	A11	A11	A11
29	A12	A12	A12
30	A13	A13	A13
31	A14	A14	A14
32	A15	A15	A15
33	A16	A16	A16
34	/CS1	/CS1	/CS1
35	/OE	/OE	/OE
36	/CS2	/CS2	/CS2
37	NC	NC	NC
38	NC	/WE2	/WE2
39	NC	/WE3	/WE3
40	NC	/WE4	/WE4
41	NC	NC	NC
42	GND	GND	NC
43	NC	NC	NC
44	D31	D31	D31
45	D30	D30	D30
46	D29	D29	D29
47	D28	D28	D28
48	D27	D27	D27

Pin	67S 4000	67S 4000A	67S 4000B
49	D26	D26	D26
50	D25	D25	D25
51	D24	D24	D24
52	GND	GND	GND
53	D23	D23	D23
54	D22	D22	D22
55	D21	D21	D21
56	D20	D20	D20
57	D19	D19	D19
58	D18	D18	D18
59	D17	D17	D17
60	D16	D16	D16
61	VCC	VCC	VCC
62	A10	A10	A10
63	A9	A9	A9
64	A8	A8	A8
65	A7	A7	A7
66	A6	A6	A6
67	/WE1	/WE1	/WE1
68	/CS4	/CS4	/CS4